

日本国特許
JAPAN PATENT OFFICE

PCT/JP03/04126
REC'D 17 APR 2003
WIPO
PCT
31.03.03

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2002年 3月29日

出願番号
Application Number:

特願2002-097871

[ST.10/C]:

[JP2002-097871]

出願人
Applicant(s):

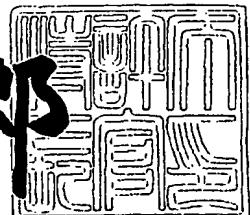
東京エレクトロン株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年 2月25日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3010926

【書類名】 特許願
【整理番号】 JPP010289
【提出日】 平成14年 3月29日
【あて先】 特許庁長官 及川 耕造 殿
【国際特許分類】 H01L 21/318
【発明の名称】 電子デバイス用材料およびその製造方法
【請求項の数】 10
【発明者】
【住所又は居所】 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内
【氏名】 菅原 卓也
【発明者】
【住所又は居所】 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内
【氏名】 尾▲崎▼ 成則
【発明者】
【住所又は居所】 東京都港区赤坂五丁目3番6号 東京エレクトロン株式会社内
【氏名】 佐々木 勝
【特許出願人】
【識別番号】 000219967
【氏名又は名称】 東京エレクトロン株式会社
【代理人】
【識別番号】 100077517
【弁理士】
【氏名又は名称】 石田 敬
【電話番号】 03-5470-1900
【選任した代理人】
【識別番号】 100092624

【弁理士】

【氏名又は名称】 鶴田 準一

【選任した代理人】

【識別番号】 100089901

【弁理士】

【氏名又は名称】 吉井 一男

【選任した代理人】

【識別番号】 100082898

【弁理士】

【氏名又は名称】 西山 雅也

【選任した代理人】

【識別番号】 100081330

【弁理士】

【氏名又は名称】 橋口 外治

【手数料の表示】

【予納台帳番号】 036135

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子デバイス用材料およびその製造方法

【特許請求の範囲】

【請求項 1】 電子デバイス用基材と、該基材上に配置されたシリコン酸窒化膜とを少なくとも含む電子デバイス用材料であって；前記シリコン酸窒化膜が、該シリコン酸窒化膜の厚さ方向に、S I M S（二次イオン質量分析）分析に基づく窒素含有量の分布を有することを特徴とする電子デバイス用材料。

【請求項 2】 前記シリコン酸窒化膜が、シリコン酸化膜の窒化により得られたものである請求項 1 に記載の電子デバイス用材料。

【請求項 3】 前記シリコン酸窒化膜の深さ方向における S I M S 分析に基づく窒素含有量の最大値が 10 パーセント以上 30 パーセント以下である請求項 1 または 2 に記載の電子デバイス用材料。

【請求項 4】 前記シリコン酸窒化膜の深さ方向における S I M S 分析に基づく窒素含有量の最大値が 20 パーセント以上 30 パーセント以下である請求項 3 に記載の電子デバイス用材料。

【請求項 5】 前記窒素含有量の S I M S 分析に基づく分布曲線において、該曲線の半値幅が 2 nm 以下である請求項 1 ～ 4 のいずれかに記載の電子デバイス用材料。

【請求項 6】 前記電子デバイス用基材が、半導体用の基材である請求項 1 ～ 5 のいずれかに記載の電子デバイス用材料。

【請求項 7】 前記電子デバイス用基材が、シリコンを主成分とする基材である請求項 1 ～ 6 のいずれかに記載の電子デバイス用材料。

【請求項 8】 前記シリコン酸窒化膜が、M O S 型トランジスタにおけるゲート絶縁膜である請求項 1 ～ 7 のいずれかに記載の電子デバイス用材料。

【請求項 9】 電子デバイス用基材上に配置されたシリコン酸化膜に対して、少なくとも窒素ガスを含む処理ガスに基づくプラズマを照射することにより、その厚さ方向に、S I M S（二次イオン質量分析）分析に基づく窒素含有量の分布を有するシリコン酸窒化膜を形成することを特徴とする電子デバイス用材料の製造方法。

【請求項10】 前記プラズマが、平面アンテナ部材（SPA）に基づくプラズマである請求項9に記載の電子デバイス用材料の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、種々の特性（例えば、ホウ素に対するバリア性）に優れた酸窒化膜を有する電子デバイス材料およびその製造方法に関する。本発明の電子デバイス材料およびその製造方法は、例えば、半導体ないし半導体装置（例えば、特性に優れたゲート絶縁膜を有するMOS型半導体構造を有するもの）用の材料を形成するために好適に使用することが可能である。本発明の電子デバイス材料およびその製造方法は、

【0002】

【従来の技術】

本発明は半導体ないし半導体装置、液晶デバイス等の電子デバイス材料の製造に一般的に広く適用可能であるが、ここでは説明の便宜のために、半導体装置（devices）の背景技術を例にとって説明する。

【0003】

近年の半導体装置の微細化に伴い、薄く、しかも良質のシリコン酸化膜（SiO₂膜）に対するニーズが著しく高まって来ている。例えば、半導体装置の構成として最もポピュラーなMOS型半導体構造においては、いわゆるスケーリングルールに従って、極めて薄く（例えば2.5nm以下程度）、しかも良質のゲート絶縁膜（SiO₂膜）に対するニーズが極めて高くなっている。

【0004】

従来より、このようなゲート絶縁膜材料としては、850°C～1000°C程度の高温加熱炉を用いてシリコン基板を直接に酸化して得られるシリコン酸化膜（SiO₂膜）が工業的に使用されてきた。

【0005】

しかしながら、このようなSiO₂膜を単に2.5nm以下に薄くした場合には、このゲート絶縁膜を流れる漏れ電流（ゲートリーク電流）が大きくなり、消

費電力の増大やデバイス特性劣化の加速などの問題が生じていた。

【0006】

また、従来の薄いゲート絶縁膜を用いた際には、ゲート電極形成時に当該ゲート電極（主にポリシリコン）に含まれるホウ素が SiO_2 膜を突き抜けて、ゲート絶縁膜の下地であるシリコン基板に達し、半導体デバイス特性を劣化させるという問題も生じていた。このような問題点を解決する一つの方法として、ゲート絶縁膜材料として酸窒化膜（酸窒化膜）を使用することが検討されている。

【0007】

窒素が絶縁膜中に含まれると、膜の誘電率が上がり、同じ物理膜厚の酸化膜と比較して電気的容量（キャパシタンス）が増加するという利点がある。MOS型トランジスタは、典型的には、後述する図1に示すような構造で表すことができるが、これは二つの金属（ドープされたポリシリコン（ゲート電極）とシリコン基板）の間に誘電体としてゲート絶縁膜が用いられているMOS（Metal-Oxide-Semiconductor）キャパシタ構造を含む。

【0008】

トランジスタ動作を高速化させるためには、図1に示されるソースとドレイン間をキャリアが移動する時間を短くする必要がある。その手段としてはソースとドレイン間を移動するキャリアの速度（移動度）を高める方法と、ソースとドレインの距離を短くする方法の二通りのアプローチが有る。現在のシリコン基板と酸化膜界面の制御は限界に達しており、これ以上移動度を高めることは困難である。

【0009】

したがって、現在ではトランジスタの高速化のために、図1のMOS構造におけるチャンネル長を短くする方法が用いられている。このチャンネル長が短いほどキャリアが移動する時間が短くなり、高速のトランジスタ動作が可能となる。しかし、チャンネル長を短くすることはその部分に含まれるMOSキャパシタの面積を小さくする、すなわち容量を小さくすることと同意であり、それでは動作時に誘起されるキャリア（電子や正孔）量が不足し、動作するに充分なS/N比を得ることが困難となる。したがって、高速で動作信頼性の有るデバイスを実現

するためには、面積を小さくしても容量の低下を抑える手段を講じなくてはならない。

【0010】

その手段として、従来より、図1のゲート絶縁膜の膜厚を薄くする方法が取られてきたが、薄膜化に伴い次のような問題が生じてきた。一つはシリコン基板（チャンネル）とゲート電極間に量子力学的トンネル効果により電流（リーク電流）が流れて消費電力が増大する問題である。近年始まったユビキタス社会（何時でもどこでもネットワークに繋がる電子デバイスを媒体にした情報化社会）における携帯型電子機器の発達には低消費電力デバイスが必須であり、このリーク電流の低減が重要な課題となる。

【0011】

また、ゲート酸化膜の薄膜化に伴い、前述したようにP型MOSトランジスタにおけるゲート電極からのホウ素の付き抜けが深刻な問題となっている。ホウ素は酸化膜を通過しやすい特性を持っており、薄膜化が進むにつれホウ素が酸化膜を付き抜けてシリコン基板まで到達すると言う問題が生じてきた。低消費デバイスにはCMOS構造（N型とP型のトランジスタの混載）が必須であり、したがってP型MOSトランジスタの存在も必須となる。P型MOSトランジスタのシリコン基板はN型シリコンであり、一般にはチャンネルインプラとしてリンがドープされている。N型シリコン中のリンにホウ素が到達（すなわち、N型基板にP型のホウ素が到達）するとカウンタードープとなり、N型基板の実質的なドープ量が変化する。チャンネルのドープ量はトランジスタの閾値電圧を変化させ、トランジスタの動作を不規則にする恐れがある。したがって、ホウ素の突き抜けを防止することは極めて重要である。

【0012】

これらの問題を解決するために、上述したように、シリコン酸化膜中に窒素を含ませる方法が提案されている。窒素が含まれることで、誘電率は上昇し、またホウ素の突き抜けを防止できることが知られている。

【0013】

しかしながら、このような酸窒化膜を直接且つ単純に熱酸窒化法によって形成

すると、シリコン基板との界面に多数の窒素が含有されてしまい、デバイス特性が劣化してしまう傾向が避けがたい。界面に窒素が含有されるとキャリアの移動度が劣化し、トランジスタ動作特性が劣化することが知られている。また、熱酸化膜とCVD（化学気相成長法）によるSiN膜形成を組み合わせたSiO₂/SiN STACK構造では、SiO₂/SiN界面にキャリアのトラップ（膜中準位）が生じ、しきい値電圧のシフト等のデバイス特性が劣化してしまう傾向がある。

【0014】

SiO₂膜を加熱によって窒化しようとすると通常は1000°C以上の高温が必要であるため、この熱工程によりシリコン基板に注入されたドーパントが差異拡散することによってデバイス特性が劣化してしまう傾向がある（このような方法は、特開昭55-134937号公報や特開昭59-4059号公報などに開示されている）。

【0015】

【発明が解決しようとする課題】

本発明の目的は、上記した従来技術の欠点を解消し、優れた特性（例えば、優れたホウ素バリア性）を有する酸窒化膜を含む電子デバイス用材料およびその製造方法を提供することにある。

【0016】

本発明の他の目的は、基材と酸窒化膜との界面における窒素の含有量を制御することで良好な界面特性（高い移動度）を有し、しかも酸窒化膜中における膜中準位を抑制した酸窒化膜を含む電子デバイス用材料およびその製造方法を提供することにある。

【0017】

【課題を解決するための手段】

本発明者は鋭意研究の結果、電子デバイス用基材上に、SIMS（二次イオン質量分析）分析に基づく窒素含有量の分布を有するシリコン酸窒化膜を配置することが、上記目的の達成のために極めて効果的なことを見出した。

【0018】

本発明の電子デバイス用材料は上記知見に基づくものであり、より詳しくは、電子デバイス用基材と、該基材上に配置されたシリコン酸窒化膜とを少なくとも含む電子デバイス用材料であって；前記シリコン酸窒化膜が、該シリコン酸窒化膜の厚さ方向に、S I M S（二次イオン質量分析）分析に基づく窒素含有量の分布を有することを特徴とするものである。

【0019】

本発明によれば、更に、電子デバイス用基材上に配置されたシリコン酸化膜に對して、少なくとも窒素ガスを含む処理ガスに基づくプラズマを照射することにより、その厚さ方向に、S I M S（二次イオン質量分析）分析に基づく窒素含有量の分布を有するシリコン酸窒化膜を形成することを特徴とする電子デバイス用材料の製造方法が提供される。

【0020】

上記構成を有する本発明の電子デバイス用材料は、それを構成するシリコン酸窒化膜がS I M S分析に基づく窒素含有量の分布を有しているため、その分布におけるN原子高濃度の部分の存在により優れた特性（例えば、ホウ素に対するバリア性）が得られ、しかも、その分布におけるN原子低濃度の部分の存在により、シリコン酸窒化膜／電子デバイス用基材の界面における特性（例えば移動度）の劣化を抑制することができる。

【0021】

【発明の実施の形態】

以下、必要に応じて図面を参照しつつ本発明を更に具体的に説明する。以下の記載において量比を表す「部」および「%」は、特に断らない限り質量基準とする。

【0022】

（電子デバイス用材料）

【0023】

本発明の電子デバイス用材料は、電子デバイス用基材と、該基材上に配置されたシリコン酸窒化（S i O N）膜とを少なくとも含む。本発明においては、該シリコン酸窒化膜は、その厚さ方向に、S I M S（二次イオン質量分析）分析に基

づく窒素含有量の分布を有する。

【0024】

(電子デバイス用基材)

【0025】

本発明において使用可能な上記の電子デバイス用基材は特に制限されず、公知の電子デバイス用基材の1種または2種以上の組合せから適宜選択して使用することが可能である。このような電子デバイス用基材の例としては、例えば、半導体材料、液晶デバイス材料等が挙げられる。半導体材料の例としては、例えば、単結晶シリコンを主成分とする材料、シリコンゲルマニウムを主成分とする材料、液晶デバイス材料としてはガラス基板上に成膜されたポリシリコン、アモルファスシリコン等が挙げられる。

【0026】

(シリコン酸窒化膜)

【0027】

本発明においては、S I M S (二次イオン質量分析) 分析に基づく窒素含有量の分布を有する限り、シリコン酸窒化膜の組成、形状、層厚、層中の窒素原子の分布(分布)等は特に制限されない。本発明においては、P型トランジスタにおけるドーパント(ポロン)の拡散防止の点からは、上記窒素含有量は10パーセント以上、更には20パーセント以上であることが望ましい。他方、誘電率向上の点からは、上記窒素含有量は20パーセント以上、40パーセント以下であることが望ましい。これは、窒素含有量が低すぎると誘電率向上の効果が低く、高すぎると窒素が界面まで到達する可能性が高くなり、界面におけるキャリア特性(移動度)などが劣化するためである。一般にシリコン酸化膜(SiO₂)の誘電率は3.9、シリコン窒化膜(Si₃N₄)の誘電率は7であることが知られている。したがって、純粹に酸化膜との混合比が1:0.2である酸窒化膜の場合、酸窒化膜の誘電率は(3.9×1+7×0.2)÷(1+0.2)=4.1となる。その酸窒化膜を用いた場合、膜厚は酸化膜と比較して4.1÷3.9=1.1倍の物理的に厚い膜を成膜することが可能となるが、その程度では、誘電率向上による消費電力抑制の効果は薄い。したがって、窒素含有量は高いほど良い

ことになる。逆に高すぎるとシリコン基板-酸化膜界面に窒素が多量に含まれるため、界面における特性劣化（移動度の劣化など）が顕著になり、薄膜化を行ったメリット（ソース-ドレイン間の距離を短くすることによる高速化）が消失する。以上から、適正な窒素含有量を制御することが好ましい。

【0028】

このような窒素含有量は、S I M S (二次イオン質量分析) の方法により好適に測定することが可能である。このような窒素含有量測定の際の好適な条件を下記に示す。

【0029】

<窒素含有量測定の好適な条件>

測定機器: Physical Electronics 6650

1次イオン種: Cs+

1次加速電圧: 0.75 KV

スパッタレート: 約 9×10^{-3} nm/sec

測定領域: 直径 $420 \mu\text{m} \times 672 \mu\text{m}$

真空度: 3×10^{-7} Pa 以下

測定イオン極性: +

チャージアップ補正法: 有

イオンの信号強度から濃度への変換は、Nをイオン注入した SiO_2 標準試料の測定によって決定した相対感度係数 (R S F: Relative Sensitive Factor) を用いて行う。また、スパッタ時間の深さへの変換は分析によって生じたクレーターの深さを表面粗さ計 (SLOAN社 DEKTA K8000) を用いて測定することによって行う。

【0030】

(窒素原子の分布)

【0031】

本発明において、ホウ素等に対する突き抜け抑制と、酸窒化膜/基材界面における良好な界面準位とのバランスの点からは、酸窒化膜中における窒素原子分布曲線 (プロファイル) の半値幅は、2 nm 以下であることが好ましい。この半値

幅は、更には1.5nm以下、特に1nm以下であることが好ましい。

【0032】

本発明における酸窒化膜は、上記した酸窒化膜／基材界面における良好な界面準位とのバランスの点から、更には下記（1）～（3）の1以上の特性を有することが好ましい。

【0033】

（1）酸窒化膜表面側（すなわち、酸窒化膜の、基材との対向面と反対側の面）から0～1.5nmの範囲における窒素原子含有量（atm%）の最大値N_s：好ましくは10～30atm%、より好ましくは20～30atm%

【0034】

（2）酸窒化膜の、基材との対向面から0～0.5nmの範囲における窒素原子含有量（atm%）の最大値N_b：好ましくは0～10atm%、より好ましくは0～5atm%

【0035】

（3）上記N_sとN_bとの比N_s／N_b：好ましくは2以上、より好ましくは3以上、特に4以上

【0036】

（電子デバイス用材料の製造方法）

【0037】

上記した構成を有する本発明の電子デバイス用材料の製造方法は特に制限されないが、特に制限されないが、高い窒素含有量を有し、低い熱履歴によるチャネルドーパントの拡散防止の点からは、電子デバイス用基材上に配置されたシリコン酸化膜に対して、少なくとも窒素ガスを含む処理ガスに基づくプラズマを照射する方法が好ましい。

【0038】

本発明の酸窒化膜形成において、プラズマを用いた場合には、熱酸化法と比較して低温で酸化を行うことが可能であり、チャネルドーパントの拡散防止が可能という利点がある。さらには、プラズマを用いてSiO₂膜を窒化した場合には、SiO₂膜上にCVD法により窒化膜を形成する場合と比較して、一般に膜中

の準位が少ない高品質の酸窒化膜（例えばゲート酸窒化膜）を得やすいという利点がある。

【0039】

（処理ガス）

【0040】

本発明において使用可能な処理ガスは、少なくとも窒素ガスを含む限り特に制限されず、電子デバイス製造に使用可能な公知の処理ガスの1種または2種以上の組合せから適宜選択して使用することが可能である。このような処理ガスの例としては、例えば、希ガスと窒素（N₂）を含む混合ガスが挙げられる。

【0041】

（希ガス）

【0042】

本発明において使用可能な希ガスは特に制限されず、電子デバイス製造に使用可能な公知の希ガスの1種または2種以上の組合せから適宜選択して使用することが可能である。このような処理ガスの例としては、例えば、クリプトン（Kr）、キセノン（Xe）、ヘリウム（He）、又はアルゴン（Ar）を挙げることができる。

【0043】

（処理ガス条件）

【0044】

本発明の酸窒化膜作製においては、形成されるべき酸窒化膜の特性の点からは、下記の条件が好適に使用できる。

【0045】

希ガス（例えば、Kr、Ar、HeまたはXe）：500～3000sccm、より好ましくは1000～2000sccm、

【0046】

N₂：2～250sccm、より好ましくは4～200sccm、

【0047】

温度：室温25℃～500℃、より好ましくは250～500℃、特に好まし

くは250~400°C

【0048】

圧力: 3~260Pa、より好ましくは7~260Pa、特に好ましくは7~130Pa

【0049】

マイクロ波: 0.7~4.2W/cm²、より好ましくは1.4~4.2W/cm²、特に好ましくは1.4~2.8W/cm²

【0050】

(平面アンテナ部材)

【0051】

本発明の電子デバイス材料の製造方法においては、複数のスロットを有する平面アンテナ部材を介してマイクロ波を照射することにより電子温度が低くかつ高密度なプラズマを大面積に均一性良く形成することができる。本発明においては、このような優れた特性を有するプラズマを用いて酸窒化膜の形成を行うため、プラズマダメージが小さく、かつ低温で反応性の高いプロセスが可能となる。本発明においては、更に、(従来のプラズマを用いた場合に比べ)平面アンテナ部材を介してマイクロ波を照射することにより、窒素含有量が高い酸窒化膜の形成が容易であるという利点が得られる。

【0052】

本発明者らの知見によれば、本発明に係る窒化が施された膜は、上記複数のスロットを有する平面アンテナ部材を介してマイクロ波を照射することにより得られた電子温度が低くかつ高密度なプラズマを用いて窒化されるため、膜表面のダングリングボンドが理想的な形で終端され、その結果、膜自体の絶縁特性が向上し、ひいては特性の優れた電子デバイス材料(例えば半導体材料)を得ることができると推定される。

【0053】

(好適なプラズマ)

【0054】

本発明において好適に使用可能なプラズマの特性は、以下の通りである。

【0055】

電子温度: 0.5 ~ 2.0 eV

【0056】

密度: 1E10 ~ 5E12 / cm³

【0057】

プラズマ密度の均一性: ±10%

【0058】

本発明によれば、良質な酸窒化膜を形成することができる。したがって、この酸窒化膜上に他の層（例えば、電極層）を形成することにより、特性に優れた半導体装置の構造を形成することが容易である。

【0059】

（酸窒化膜の好適な特性）

【0060】

本発明によれば、下記のように好適な特性を有する酸窒化膜を容易に形成することができる。

電気的膜厚（換算膜厚） 1.0 ~ 2.5 nm

リーク特性 Dry Ox を比較して半桁～1桁低減

膜厚均一性 ±2%

【0061】

（半導体構造の好適な特性）

【0062】

本発明の方法の適用すべき範囲は特に制限されないが、本発明により形成可能な良質な酸窒化膜は、MOS構造のゲート絶縁膜として特に好適に利用することができる。

【0063】

（MOS半導体構造の好適な特性）

【0064】

本発明により形成可能な極めて薄く、しかも良質な酸窒化膜は、半導体装置の絶縁膜（特にMOS半導体構造のゲート絶縁膜）として特に好適に利用すること

ができる。

【0065】

本発明によれば、下記のように好適な特性を有するMOS半導体構造を容易に製造することができる。なお、本発明により形成した酸窒化膜の特性を評価する際には、例えば、文献（応用物理第69巻第9号（2000年）PP1049～1059）に記載されたような標準的なMOS半導体構造を形成して、そのMOSの特性を評価することにより、上記酸窒化膜の自体の特性評価に代えることができる。このような標準的なMOS構造においては、該構造を構成する酸窒化膜の特性が、MOS特性に強い影響を与えるからである。

【0066】

（製造装置の一態様）

【0067】

以下、本発明の製造方法の好適な一態様について説明する。

【0068】

まず本発明の電子デバイス材料の製造方法によって製造可能な半導体装置の構造の一例について、絶縁膜としてゲート絶縁膜を備えたMOS構造を有する半導体装置を図2を参照しつつ説明する。

【0069】

図2(a)を参照して、この図2(a)において参考番号1はシリコン基板、11はフィールド酸化膜、2はゲート絶縁膜であり、13はゲート電極である。上述したように、本発明の製造方法によれば極めて薄く且つ良質なゲート絶縁膜2を形成することができる。このゲート絶縁膜2は、図2(b)に示すように、シリコン基板1との界面に形成された、品質の高い絶縁膜からなる。例えば2.5nm程度の厚さの酸化膜2により構成されている。

【0070】

この例では、この品質の高い酸化膜2は、O₂および希ガスを含む処理ガスの存在下で、Siを主成分とする被処理基体に、複数のスロットを有する平面アンテナ部材を介してマイクロ波を照射することによりプラズマを形成し、このプラズマを用いて前記被処理基体表面に形成されたシリコン酸化膜（以下「SiO₂」）

膜」という)からなることが好ましい。このようなSiO₂膜を用いた際には、後述するように、相間の界面特性(例えば、界面準位)が良好で、且つMOS構造とした際に良好なゲートリーキ特性を得ることが容易という特徴がある。

【0071】

本発明においては、このシリコン酸化膜2の表面には、上記したような窒化処理を施すことが好ましい。このシリコン酸化膜2の窒化処理された表面の上には、更にシリコン(ポリシリコンまたはアモルファスシリコン)を主成分とするゲート電極13が形成されている。

【0072】

(製造方法の一態様)

【0073】

次に、このようなシリコン酸化膜2、窒化処理表面2a、更にその上にゲート電極13が配設された電子デバイス材料の製造方法について説明する。

【0074】

図3は本発明の電子デバイス材料の製造方法を実施するための半導体製造装置30の全体構成の一例を示す概略図(模式平面図)である。

【0075】

図3に示すように、この半導体製造装置30のほぼ中央には、ウエハW(図3)を搬送するための搬送室31が配設されており、この搬送室31の周囲を取り囲むように、ウエハに種々の処理を行うためのプラズマ処理ユニット32、33、各処理室間の連通/遮断の操作を行うための二機のロードロックユニット34および35、種々の加熱操作を行うための加熱ユニット36、およびウエハに種々の加熱処理を行うための加熱反応炉47が配設されている。なお、加熱反応炉47は、上記半導体製造装置30とは別個に独立して設けてもよい。

【0076】

ロードロックユニット34、35の横には、種々の予備冷却ないし冷却操作を行うための予備冷却ユニット45、冷却ユニット46がそれぞれ配設されている。

【0077】

搬送室31の内部には、搬送アーム37および38が配設されており、前記各ユニット32～36との間でウエハW（図3）を搬送することができる。

【0078】

ロードロックユニット34および35の図中手前側には、ローダーアーム41および42が配設されている。これらのローダーアーム41および42は、更にその手前側に配設されたカセットステージ43上にセットされた4台のカセット44との間でウエハWを出し入れすることができる。

【0079】

なお、図3中のプラズマ処理ユニット32、33としては、同型のプラズマ処理ユニットが二基並列してセットされている。

【0080】

更に、これらプラズマ処理ユニット32およびユニット33は、ともにシングルチャンバ型CVD処理ユニットと交換することが可能であり、プラズマ処理ユニット32や33の位置に一基または二基のシングルチャンバ型CVD処理ユニットをセットすることも可能である。

【0081】

プラズマ処理が二基の場合、例えば、処理ユニット32でSiO₂膜を形成した後、処理ユニット33でSiO₂膜を表面窒化する方法を行っても良く、また処理ユニット32および33で並列にSiO₂膜形成とSiO₂膜の表面窒化を行っても良い。或いは別の装置でSiO₂膜形成を行った後、処理ユニット32および33で並列に表面窒化を行うこともできる。

【0082】

（ゲート絶縁膜成膜の一態様）

【0083】

図4はゲート絶縁膜2の成膜に使用可能なプラズマ処理ユニット32（33）の垂直方向の模式断面図である。

【0084】

図4を参照して、参考番号50は、例えばアルミニウムにより形成された真空容器である。この真空容器50の上面には、基板（例えばウエハW）よりも大き

い開口部51が形成されており、この開口部51を塞ぐように、例えば石英や酸化アルミニウム等の誘電体により構成された偏平な円筒形状の天板54が設けられている。この天板54の下面である真空容器50の上部側の側壁には、例えばその周方向に沿って均等に配置した16箇所の位置にガス供給管72が設けられており、このガス供給管72からO₂や希ガス、N₂およびH₂等から選ばれた1種以上を含む処理ガスが、真空容器50のプラズマ領域P近傍にムラなく均等に供給されるようになっている。

【0085】

天板54の外側には、複数のスロットを有する平面アンテナ部材、例えば銅板により形成されたスロットプレインアンテナ (Slot Plane Antenna; SPA) 60を介して、高周波電源部をなし、例えば2.45GHzのマイクロ波を発生するマイクロ波電源部61に接続された導波路63が設けられている。この導波路63は、SPA 60に下縁が接続された偏平な平板状導波路63Aと、この平板状導波路63Aの上面に一端側が接続された円筒形導波管63Bと、この円筒形導波管63Bの上面に接続された同軸導波変換器63Cと、この同軸導波変換器63Cの側面に直角に一端側が接続され、他端側がマイクロ波電源部61に接続された矩形導波管63Dとを組み合わせて構成されている。

【0086】

ここで、本発明においては、UHFとマイクロ波とを含めて高周波領域と呼ぶものとする。すなわち、高周波電源部より供給される高周波電力は300MHz以上のUHFや1GHz以上のマイクロ波を含む、300MHz以上2500MHz以下のものとし、これらの高周波電力により発生されるプラズマを高周波プラズマと呼ぶものとする。

【0087】

前記円筒形導波管63Bの内部には、導電性材料からなる軸部62の、一端側がSPA 60の上面のほぼ中央に接続し、他端側が円筒形導波管63Bの上面に接続するように同軸状に設けられており、これにより当該導波管63Bは同軸導波管として構成されている。

【0088】

また真空容器50内には、天板54と対向するようにウエハWの載置台52が設けられている。この載置台52には図示しない温調部が内蔵されており、これにより当該載置台52は熱板として機能するようになっている。更に真空容器50の底部には排気管53の一端側が接続されており、この排気管53の他端側は真空ポンプ55に接続されている。

【0089】

(SPAの一態様)

【0090】

図5は本発明の電子デバイス材料の製造装置に使用可能なSPA60の一例を示す模式平面図である。

【0091】

この図5に示したように、このSPA60では、表面に複数のスロット60a、60a、…が同心円状に形成されている。各スロット60aは略方形の貫通した溝であり、隣接するスロットどうしは互いに直交して略アルファベットの「T」の文字を形成するように配設されている。スロット60aの長さや配列間隔は、マイクロ波電源部61より発生したマイクロ波の波長に応じて決定されている。

【0092】

(加熱反応炉の一態様)

【0093】

図6は本発明の電子デバイス材料の製造装置に使用可能な加熱反応炉47の一例を示す垂直方向の模式断面図である。

【0094】

図6に示すように、加熱反応炉47の処理室82は、例えばアルミニウム等により気密可能な構造に形成されている。この図6では省略されているが、処理室82内には加熱機構や冷却機構を備えている。

【0095】

図6に示したように、処理室82には上部中央にガスを導入するガス導入管83が接続され、処理室82内とガス導入管83内とが連通されている。また、ガ

ス導入管83はガス供給源84に接続されている。そして、ガス供給源84からガス導入管83にガスが供給され、ガス導入管83を介して処理室82内にガスが導入されている。このガスとしては、ゲート電極形成の原料となる、例えばシリコン等の各種のガス（電極形成ガス）を用いることができ、必要に応じて、不活性ガスをキャリアガスとして用いることもできる。

【0096】

処理室82の下部には、処理室82内のガスを排気するガス排気管85が接続され、ガス排気管85は真空ポンプ等からなる排気手段（図示せず）に接続されている。この排気手段により、処理室82内のガスがガス排気管85から排気され、処理室82内が所望の圧力に設定されている。

【0097】

また、処理室82の下部には、ウエハWを載置する載置台87が配置されている。

【0098】

この図6に示した態様においては、ウエハWと略同径大の図示しない静電チャックによりウエハWが載置台87上に載置されている。この載置台87には、図示しない熱源手段が内設されており、載置台87上に載置されたウエハWの処理面を所望の温度に調整できる構造に形成されている。

【0099】

この載置台87は、必要に応じて、載置したウエハWを回転できるような機構になっている。

【0100】

図6中、載置台87の右側の処理室82壁面にはウエハWを出し入れするための開口部82aが設けられており、この開口部82aの開閉はゲートバルブ98を図中上下方向に移動することにより行われる。図6中、ゲートバルブ98の更に右側にはウエハWを搬送する搬送アーム（図示せず）が隣設されており、搬送アームが開口部82aを介して処理室82内に入り出しして載置台87上にウエハWを載置したり、処理後のウエハWを処理室82から搬出するようになっている。

【0101】

載置台87の上方には、シャワー部材としてのシャワーHEAD88が配設されている。このシャワーHEAD88は載置台87とガス導入管83との間の空間を区画するように形成されており、例えばアルミニウム等から形成されている。

【0102】

シャワーHEAD88は、その上部中央にガス導入管83のガス出口83aが位置するように形成され、シャワーHEAD88下部に設置されたガス供給孔89を通し、処理室82内にガスが導入されている。

【0103】

(絶縁膜形成の態様)

【0104】

次に、上述した装置を用いて、ウエハW上にゲート絶縁膜2からなる絶縁膜を形成する方法の好適な一例について説明する。

【0105】

図7は本発明の方法における各工程の流れの一例を示すフローチャートである

【0106】

図7を参照して、まず、前段の工程でウエハW表面にフィールド酸化膜11(図2(a))を形成する。

【0107】

次いでプラズマ処理ユニット32(図3)内の真空容器50の側壁に設けたゲートバルブ(図示せず)を開いて、搬送アーム37、38により、前記シリコン基板1表面にフィールド酸化膜11が形成されたウエハWを載置台52(図4)上に載置する。

【0108】

続いてゲートバルブを閉じて内部を密閉した後、真空ポンプ55により排気管53を介して内部雰囲気を排気して所定の真空度まで真空引きし、所定の圧力に維持する。一方マイクロ波電源部61より例えば1.80GHz(2200W)のマイクロ波を発生させ、このマイクロ波を導波路により案内してSPA60お

より天板54を介して真空容器50内に導入し、これにより真空容器50内の上部側のプラズマ領域Pにて高周波プラズマを発生させる。

【0109】

ここでマイクロ波は矩形導波管63D内を矩形モードで伝送し、同軸導波変換器63Cにて矩形モードから円形モードに変換され、円形モードで円筒形同軸導波管63Bを伝送し、更に平板状導波路63Aを径方向に伝送していき、SPA60のスロット60aより放射され、天板54を透過して真空容器50に導入される。この際マイクロ波を用いているため高密度・低電子温度のプラズマが発生し、またマイクロ波をSPA60の多数のスロット60aから放射しているため、このプラズマが均一な分布なものとなる。

【0110】

次いで、載置台52の温度を調節してウエハWを例えば400°Cに加熱しながら、ガス供給管72より酸化膜形成用の処理ガスであるクリプトンやアルゴン等の希ガスと、O₂ガスとを、それぞれ2000sccm、200sccmの流量で導入して第1の工程（酸化膜の形成）を実施する。

【0111】

この工程では、導入された処理ガスはプラズマ処理ユニット32内にて発生したプラズマ流により活性化（ラジカル化）され、このプラズマにより図8（a）の模式断面図に示すように、シリコン基板1の表面が酸化されて酸化膜（SiO₂膜）2が形成される。こうしてこの酸化処理を例えば40秒間行い、2.5nmの厚さのゲート酸化膜またはゲート酸窒化膜用下地酸化膜（下地SiO₂膜）2を形成することができる。

【0112】

次に、ゲートバルブ（図示せず）を開き、真空容器50内に搬送アーム37、38（図3）を進入させ、載置台52上のウエハWを受け取る。この搬送アーム37、38はウエハWをプラズマ処理ユニット32から取り出した後、隣接するプラズマ処理ユニット33内の載置台にセットする（ステップ2）。また、用途により、ゲート酸化膜を窒化せずに熱反応炉47に移動する場合もある。

【0113】

(窒化含有層形成の態様)

【0114】

次いで、このプラズマ処理ユニット33内でウエハW上に表面窒化処理が施され、先に形成された下地酸化膜（下地SiO₂）2の表面上に窒化含有層2a（図8（b））が形成される。

【0115】

この表面窒化処理の際には、例えば、真空容器50内にて、ウエハ温度が例えば400°C、プロセス圧力が例えば66.7Pa (500mTorr) の状態で、容器50内にガス導入管よりアルゴンガスと、N₂ガスとを、それぞれ1000sccm、40sccmの流量で導入する。

【0116】

その一方で、マイクロ波電源部61より例えば2W/cm²のマイクロ波を発生させ、このマイクロ波を導波路により案内してSPA60bおよび天板54を介して真空容器50内に導入し、これにより真空容器50内の上部側のプラズマ領域Pにて高周波プラズマを発生させる。

【0117】

この工程（表面窒化）では、導入されたガスはプラズマ化し、窒素ラジカルが形成される。この窒素ラジカルがウエハW表面上のSiO₂膜上で反応し、比較的短時間でSiO₂膜表面を窒化する。このようにして図8（b）に示すように、ウエハW上の下地酸化膜（下地SiO₂膜）2の表面に窒素含有層2aが形成される。

【0118】

この窒化処理を例えば20秒行うことで、換算膜厚2nm程度の厚さのゲート酸窒化膜（酸窒化膜）を形成することができる。

【0119】

(ゲート電極形成の態様)

【0120】

次に、ウエハW上のSiO₂膜上または下地SiO₂膜を窒化処理した酸窒化膜上にゲート電極13（図2（a））を形成する。このゲート電極13を形成す

るためには、ゲート酸化膜またはゲート酸窒化膜が形成されたウエハWをそれぞれプラズマ処理ユニット32または33内から取り出し、搬送室31(図3)側に一旦取り出し、かかる後に加熱反応炉47内に収容する(ステップ4)。加熱反応炉47内では所定の処理条件下でウエハWを加熱し、ゲート酸化膜またはゲート酸窒化膜上に所定のゲート電極13を形成する。

【0121】

このとき、形成するゲート電極13の種類に応じて処理条件を選択することができる。

【0122】

即ち、ポリシリコンからなるゲート電極13を形成する場合には、例えば処理ガス(電極形成ガス)として、 SiH_4 を使用し、20~33Pa(150~250mTorr)の圧力、570~630°Cの温度条件下で処理する。

【0123】

また、アモルファスシリコンからなるゲート電極13を形成する場合には、例えば処理ガス(電極形成ガス)として、 SiH_4 を使用し、20~67Pa(150~500mTorr)の圧力、520~570°Cの温度条件下で処理する。

【0124】

更に、 SiGe からなるゲート電極13を形成する場合には、例えば $\text{GeH}_4/\text{SiH}_4 = 10/90 \sim 60/40\%$ の混合ガスを使用し、20~60Paの圧力、460~560°Cの温度条件下で処理する。

【0125】

(酸化膜の品質)

【0126】

上述した第1の工程では、ゲート酸化膜またはゲート酸窒化膜用下地酸化膜を形成するに際し、処理ガスの存在下で、 Si を主成分とするウエハWに、複数のスロットを有する平面アンテナ部材(SPA)を介してマイクロ波を照射することにより酸素(O_2)および希ガスとを含むプラズマを形成し、このプラズマを用いて前記被処理基体表面に酸化膜を形成しているため、品質が高く、且つ膜質制御を首尾よく行うことができる。

【0127】

(高品質酸窒化膜の推定メカニズム)

【0128】

また、上記第2の工程で表面窒化処理して得られる酸窒化膜は優れた品質を備えている。その理由は、本発明者の知見によれば、以下のように推定される。

【0129】

上記SPAによって酸化膜表面に生成される窒素ラジカルは高密度であるため、酸化膜表面にパーセント単位で窒素を混入することが可能である。また、熱による窒素ラジカル生成に比べ、低温（300度程度）でも高密度な窒素ラジカルを生成でき、ドーパントの拡散等に代表される熱によるデバイス特性の劣化を抑制することが可能である。更に、膜中の窒素は酸化膜表面に含有されるため、界面特性を劣化させること無く、誘電率を向上させ、また、ホウ素の突き抜け防止効果等の性能を発揮することが可能である。

【0130】

(好適なMOS特性の推定メカニズム)

【0131】

更に、上記第3の工程において特定条件下で加熱処理して得られるゲート電極を形成することにより、MOS型半導体構造は優れた特性を備えている。その理由は、本発明者の知見によれば、以下のように推定される。

【0132】

本発明においては、上述したように極めて薄く、且つ良質なゲート絶縁膜を形成することができる。このような良質なゲート絶縁膜（ゲート酸化膜および／又はゲート酸窒化膜）と、その上に形成したゲート電極（例えば、CVDによるシリコン、アモルファスシリコン、SiGe）との組合せに基づき、良好なトランジスタ特性（例えば、良好な界面特性）を実現することが可能となる。

【0133】

更には、図3に示すようなクラスター化を行うことで、ゲート酸化膜およびゲート酸窒化膜形成と、ゲート電極形成との間における大気への暴露を避けることが可能となり、界面特性の更なる向上が可能となる。

【0134】

以下、実施例により本発明を更に具体的に説明する。

【0135】

【実施例】

実施例1

【0136】

後述する評価を行った酸窒化膜は、以下の（1）～（7）に示す工程を有する方法で作製し。

【0137】

（1）：基板

【0138】

基板には20cm（8インチ）のP型およびN型のシリコン基板を用い、比抵抗が8～12Ωcm、面方位（100）のものを用いた。

【0139】

（2）：ゲート酸化前洗浄

【0140】

APM（アンモニア：過酸化水素水：純水=1：2：10の混合液、60℃）とHPM（塩酸：過酸化水素水：純水=1：1：10の混合液、60℃）およびDHF（フッ酸：純水=1：100の混合液、23℃）を組み合わせたRCA洗浄によって、自然酸化膜と汚染要素（金属や有機物、パーティクル）を除去した。RCA洗浄は、APM10分→純水リヌス10分→DHF3分→純水リヌス10分→HPM10分→純水リヌス10分→純水ファイナルリヌス5分を施した後、IPA（イソプロピルアルコール、220℃）乾燥を15分行い、ウェハ上の水分を乾燥させた。

【0141】

（3）：酸化プロセス

【0142】

上記（2）の処理が施されたシリコン基板上に次に示すような方法で酸化膜を形成した。

【0143】

すなわち、(2)の処理が施されたシリコン基板を大気圧で300°Cに加熱された反応室へ搬入した。ウェハを搬入した後に窒素ガスを5s1m導入し、圧力0.7kPaに保持した。その雰囲気下でウェハを850°Cに加熱した。温度が安定した後に、酸素ガスを0.7s1m、水素ガスを0.1s1m導入し、その状態でシリコン基板を3分間保持することで2nmの熱酸化膜を成膜した。酸化処理が施された後、窒素ガス3s1mが導入された雰囲気中で300°Cまで温度を落とし、反応室を大気圧に戻してからウェハを搬出した。

【0144】

(4) : プラズマ窒化プロセス

【0145】

上記(3)の処理が施された酸化膜上に次に示すような方法で窒化を施した。このプラズマ窒化プロセスにおいては、図4に示すプラズマ装置系を用いた。

【0146】

すなわち、プラズマ装置系において、上記250°Cおよび400°Cに加熱されたシリコン基板上にArガスと窒素ガスとをそれぞれ1000sccm、40sccmずつ流し、圧力を6.7Pa、67Pa(50mTorr、500mTorr)に保持した。その雰囲気中に複数のスロットを有する平面アンテナ部材(SPA)を介して3W/cm²のマイクロ波を照射することにより窒素ガスおよびArガスとを含むプラズマを形成し、このプラズマを用いて前述の酸化膜を窒化することで酸窒化膜(酸窒化膜)を成膜した。図9～図12に示した評価は、この(4)工程までの処理が施されたサンプルを用いて行った。

【0147】

(5) : ホウ素の突き抜けを評価するために、(4)の処理が施された酸窒化膜上に更にPollyシリコンを成膜した。

【0148】

すなわち、(4)の処理が施されたシリコン基板を630°Cに過熱し、基板上にシランガス(SiH₄)を250sccm導入し、圧力を33Pa(250mTorr)に31分間保持することで300nmの膜厚のポリシリコンを成膜さ

れた。更にポリシリコン上からイオン打ち込み (Ion Implantation) によりホウ素を注入した。注入条件は密度が 5×10^{15} [atoms/cm²]、注入エネルギーが 5 KeV にて行った。ホウ素イオンは打ち込まれたままで膜中にドーパント (不純物) としての役割を果たさない。その後熱アニールを施してポリシリコン中のシリコン原子との化学的な結合を促進させる必要がある。熱アニールとして、窒素を 2000 sccm 導入した大気圧下にてウェハを 1000°C に高速加熱し、10 秒間ウェハを高温で保持する RTA (Rapid Thermal Anneal) 処理を行った。

【0149】

実施例 2

【0150】

実施例 1 において得られた上記 (4) までの処理を施したサンプルの SIMS 分析を行い、膜中の窒素含有量を評価した。また同時に酸素およびシリコン元素の分析もを行い、これらの結果から窒化反応の考察を行った。

【0151】

図 9～図 13 に熱酸化膜に窒化プラズマ処理を施した場合における窒素原子の 2 次イオン質量分析 (SIMS: Secondary Ion Mass Spectrometry) 結果を示す。横軸は膜厚、縦軸は窒素含有量である。ここで用いた SIMS 条件は、以下の通りであった。

【0152】

<SIMS 条件>

【0153】

測定機器: Physical Electronics 6650

1 次イオン種: Cs+

1 次加速電圧: 0.75 KV

スパッタレート: 約 9×10^{-3} nm/sec

測定領域: 直径 $420 \mu\text{m} \times 672 \mu\text{m}$

真空中度: 3×10^{-7} Pa 以下

測定イオン極性: +

チャージアップ補正法：有

イオンの信号強度から濃度への変換は、Nをイオン注入した SiO_2 標準試料の測定によって決定した相対感度係数 (R S F : R e l a t i v e S e n s i t i v e F a c t o r) を用いて行った。また、スパッタ時間の深さへの変換は分析によって生じたクレーターの深さを表面粗さ計 (SLOAN社 DEKTAK 8000) を用いて測定することによって行った。ただし、本測定では分析領域が非常に浅く、表面粗さ計による深さの測定が困難であるため、試料と同一条件で測定を行った標準試料から得られたスパッタレートを用い、深さへの変換を行った。

【0154】

図9および図11に示されるように、本発明で提案した酸窒化膜形成方法を用いることで、膜中に15%～30%の窒素を含有させることに成功した。また、後述する図13に示されるように窒化処理を施すことでのホウ素の突き抜けを防止できている。

【0155】

図9は窒化時の圧力を変えた場合における窒素含有量を示す。低圧 (6.7 Pa)、高圧 (67 Pa) ともに窒化時間の増加に伴い窒素含有量の増加が生じている。低圧ではより多くの窒素が膜中に含まれていることが分る。図3に圧力を変えた場合における酸素含有量を示す。窒化時間の増加に伴い酸素含有量が低下している。低圧では0.5 nm～1.5 nm付近の酸素含有量が極端に減っており、酸素と窒素の置換反応が主に生じていることがわかる。高圧では酸素が1.5 nmよりも厚い領域へ押し出されており、これは物理的な膜厚の増加、すなわち窒素がシリコンと酸素の結合を切って酸化膜中へ入り込むような反応が主に生じていることがわかる。

【0156】

図11は窒化時の温度を変えた場合における窒素含有量を示す。低温 (250 °C)、高温 (400 °C) ともに窒化時間の増加に伴い窒素含有量の増加が生じている。低温での窒化時間40秒と高温での窒化時間20秒のサンプルを比較すると、低温での窒素分布の方がシャープな形状を示している。

【0157】

図12に温度を変えた場合の酸素含有量を示す。上述したように低温での40秒と高温での20秒は窒素含有量が同じであるにもかかわらず、酸素の含有量に大きな差が生じている。これは、低温では窒化時に酸素と窒素が置換する反応が主に生じており、低温ではシリコンと酸素の結合を切って窒素が混入する反応が主に生じているためと考えられる。

【0158】

以上から、本発明による窒化処理を施すことで膜中に窒素が含有され、通常の酸化膜よりも誘電率の高い酸窒化膜が形成されていることが示された。酸窒化膜が形成されていることが示された。また、図9、11に示すように、窒化の条件を変えることで膜中の窒素濃度を任意に制御することが可能であり、本発明を用いることで目的に応じた窒素濃度を持つ酸窒化膜を形成することが可能である。

【0159】

実施例3

【0160】

この例では、ホウ素の付き抜け効果に対する評価結果を示す。図6にP型MOSキャパシタにおけるホウ素の付き抜け度合いをSIMSにより調べた結果を示す。図13に用いたサンプルは、シリコン基板としてN型シリコン基板（リンドープ）を用い、上記5までの処理が施されたもの（実施例1で得られたもの）を用いた。

【0161】

SIMSはBackside SIMS分析法を用いて、裏面（基板側）からイオンによりスパッタを行い、SIMS分析を行った。これは通常の表面（ゲート電極側）からSIMS分析を行った場合、分析時のスパッタによりゲート電極中のホウ素が酸化膜を通過して基板まで到達してしまい、ホウ素の付き抜け評価が困難となるためである。ここで用いたBackside SIMS条件は、以下の通りであった。

【0162】

<Backside SIMS条件>

【0163】

測定機器: CAMECA IMS-6 f

1次イオン種: O_2^+

1次加速電圧: 3.0 KV

スパッタレート: 約 0.2 nm/sec

測定領域: 直径 30 μ m の円

真圧度: 3 E-7 Pa 以下

測定イオン極性: +

チャージアップ補正法: 無

妨害イオン除去法: 無

イオンの信号強度から濃度への変換は、Bをイオン注入したSi標準試料の測定によって決定した相対感度係数 (RSF: Relative Sensitivity Factor) を用いて行った。また、スパッタ時間の深さへの変換は同条件で測定したSi標準試料の分析によって生じたクレーターの深さを表面粗さ計 (SLOAN社 DEKTAK 3030 もしくは DEKTAK 8000) を用いて測定することによって行った。Si基板中での深さの精度は装置の安定性に依存し、±10%程度と考えられるが、実際には試料基板側から測定を行い、データ処理により深さを反転させているため、界面の位置などの絶対的な深さは意味を持たない。

【0164】

図13から明らかなように、窒化処理を施した場合はホウ素 (B) が基板まで到達しておらず、前述した閾値電圧のシフトなどが抑制されることが分った。窒化を施さない場合、活性化アニール時にホウ素がGate電極側から染み出してきて、酸化膜を通りぬけて基板に到達している様子が図に顕著に表れている。基板表面付近にホウ素が $1 E 19$ 乗程度と高濃度で保持されており、N型基板中にP型のホウ素がカウンタードープされることになる。P型MOSトランジスターは基板側のチャンネルに逆バイアスをかけて正孔を誘起させることで動作するが、P型のホウ素がドープされると逆バイアス時に正孔が誘起されにくく、したがって閾値電圧の変化や、大局的に見ると動作電流の低下による誤作動などが生じる恐れがある。また、ホウ素が抜けることでポリシリコンの抵抗が下がることか

ら、逆バイアスをかけた際にポリシリコン電極において空乏層が発生し、電気的膜厚が増大するという恐れも有る。しかしながら、図に示されるように窒化処理を施した場合は、ホウ素が酸窒化膜表面で縮退（バイルアップ）し、上に述べたような特性の劣化は抑制することが可能となっている。

【0165】

【発明の効果】

上述したように本発明によれば、優れた特性を有し、しかも基材との界面における界面準位を抑制した酸窒化膜を含む電子デバイス用材料およびその製造方法が提供される。

【図面の簡単な説明】

【図1】

本発明により形成することが可能なMOS構造の一例を示す模式断面図である

【図2】

本発明の電子デバイス材料の製造方法により製造可能な半導体装置の一例を示す部分模式断面図である。

【図3】

本発明の電子デバイス材料の製造方法を実施するための半導体製造装置の一例を示す模式平面図である。

【図4】

本発明の電子デバイス材料の製造方法に使用可能なスロットプレインアンテナ（SPA）プラズマ処理ユニットの一例を示す模式的な垂直断面図である。

【図5】

本発明の電子デバイス材料の製造装置に使用可能なSPAの一例を示す模式的な平面図である。

【図6】

本発明の電子デバイス材料の製造方法に使用可能な加熱反応炉ユニットの一例を示す模式的な垂直断面図である。

【図7】

本発明の製造方法における各工程の一例を示すフローチャートである。

【図8】

表面窒化の一態様を示す様式断面図である。

【図9】

実施例により得られた酸窒化膜のSIMS分析結果を示すグラフである。

【図10】

実施例により得られた酸窒化膜のSIMS分析結果を示すグラフである。

【図11】

実施例により得られた酸窒化膜のSIMS分析結果を示すグラフである。

【図12】

実施例により得られた酸窒化膜のSIMS分析結果を示すグラフである。

【図13】

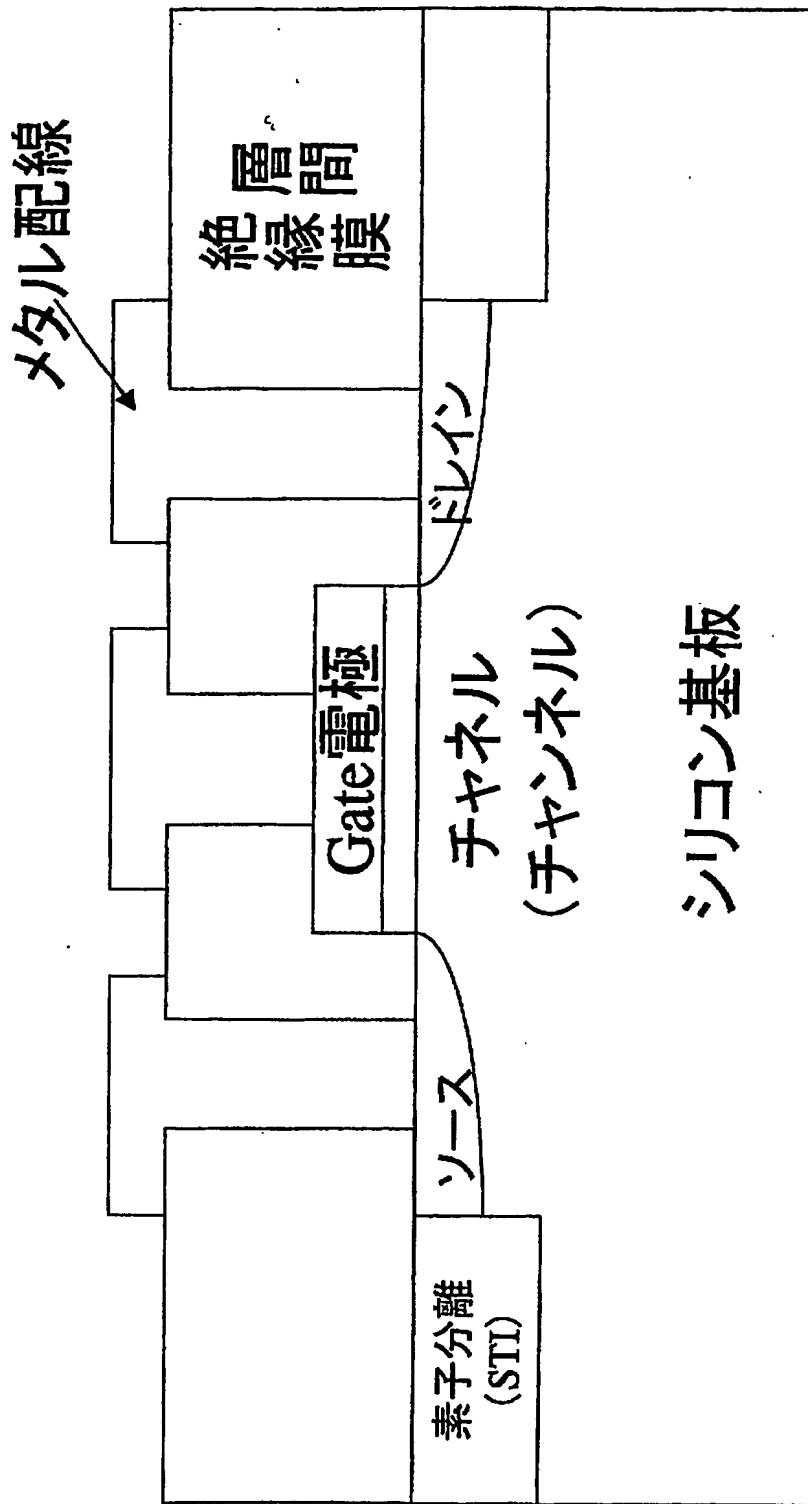
実施例により得られた酸窒化膜に対するホウ素突き抜け試験の結果を示すグラフである。

【書類名】

図面

【図1】

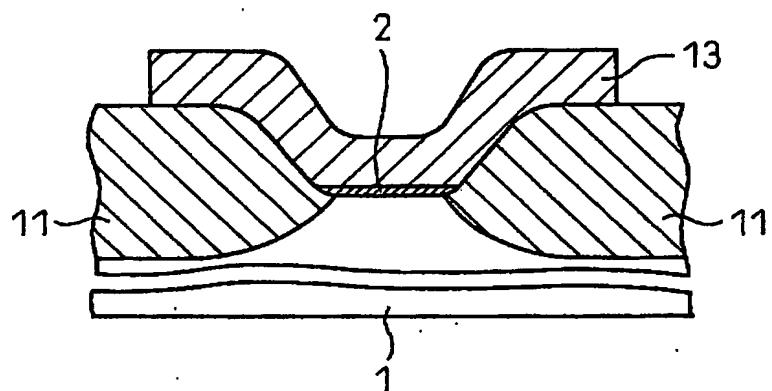
図1



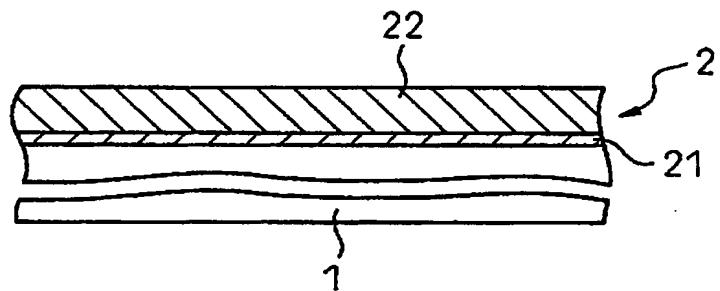
【図2】

図2

(a)



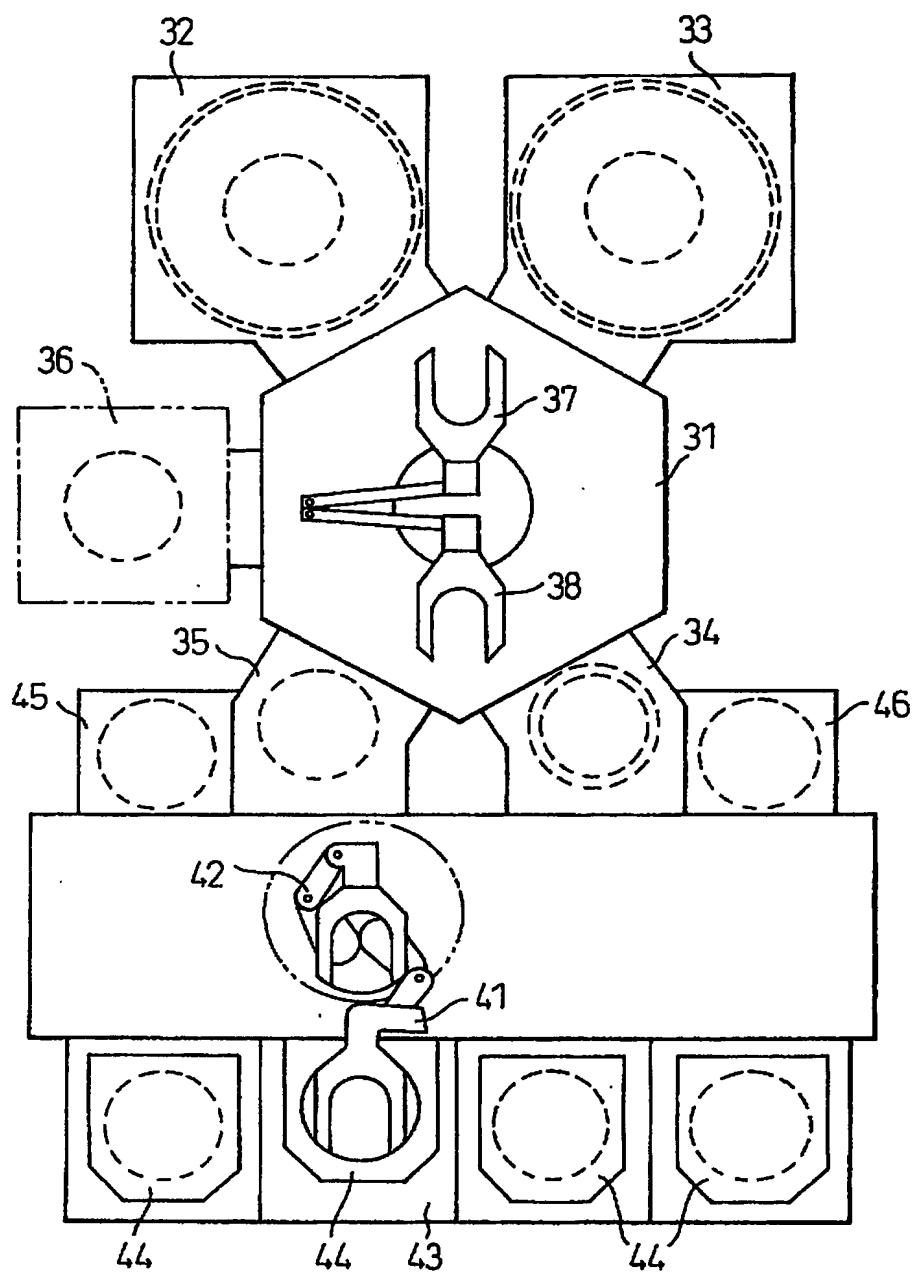
(b)



【図3】

図3

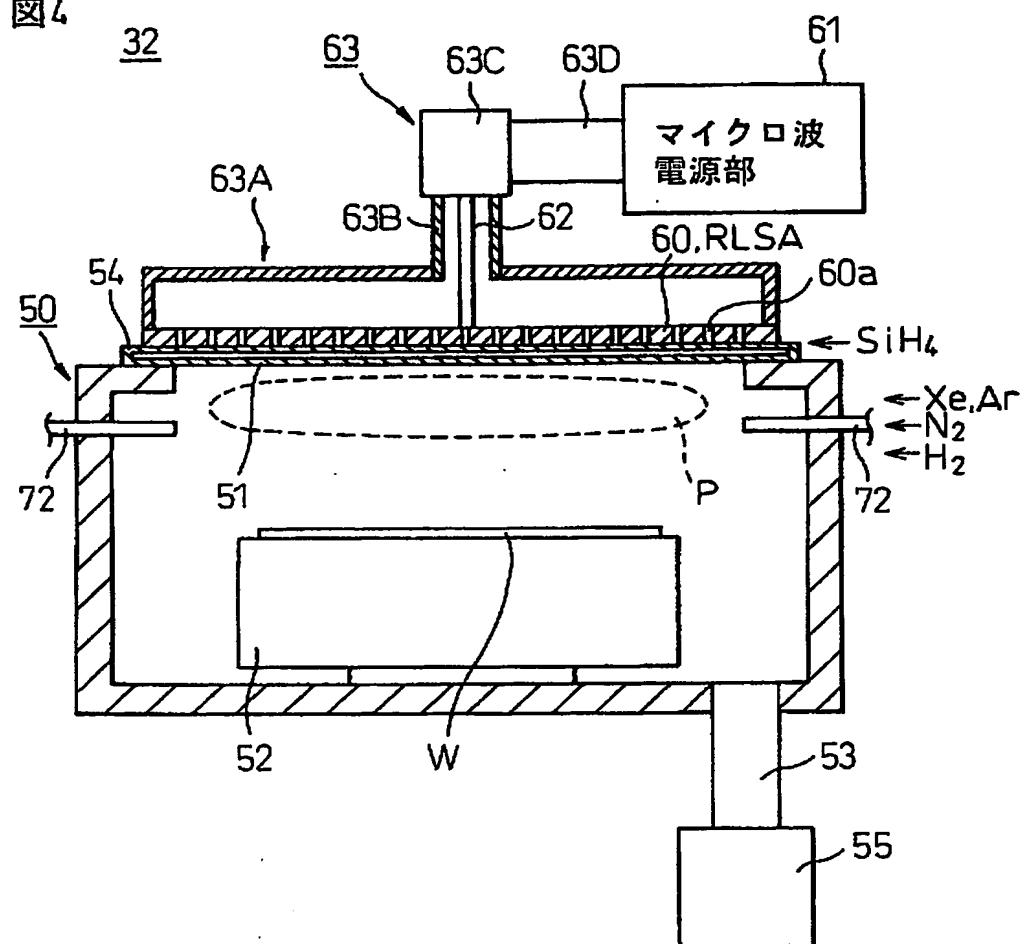
30



【図4】

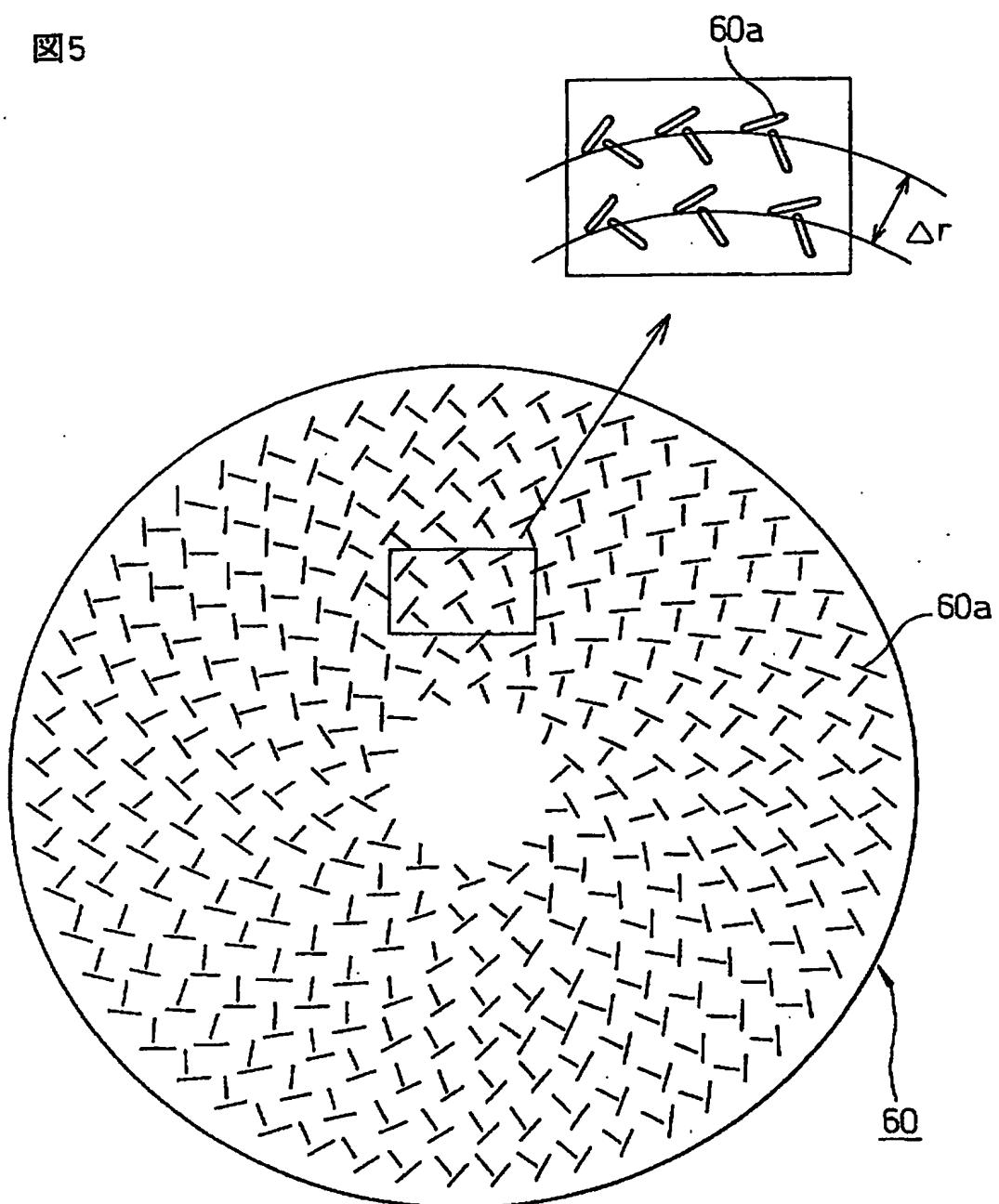
図4

32



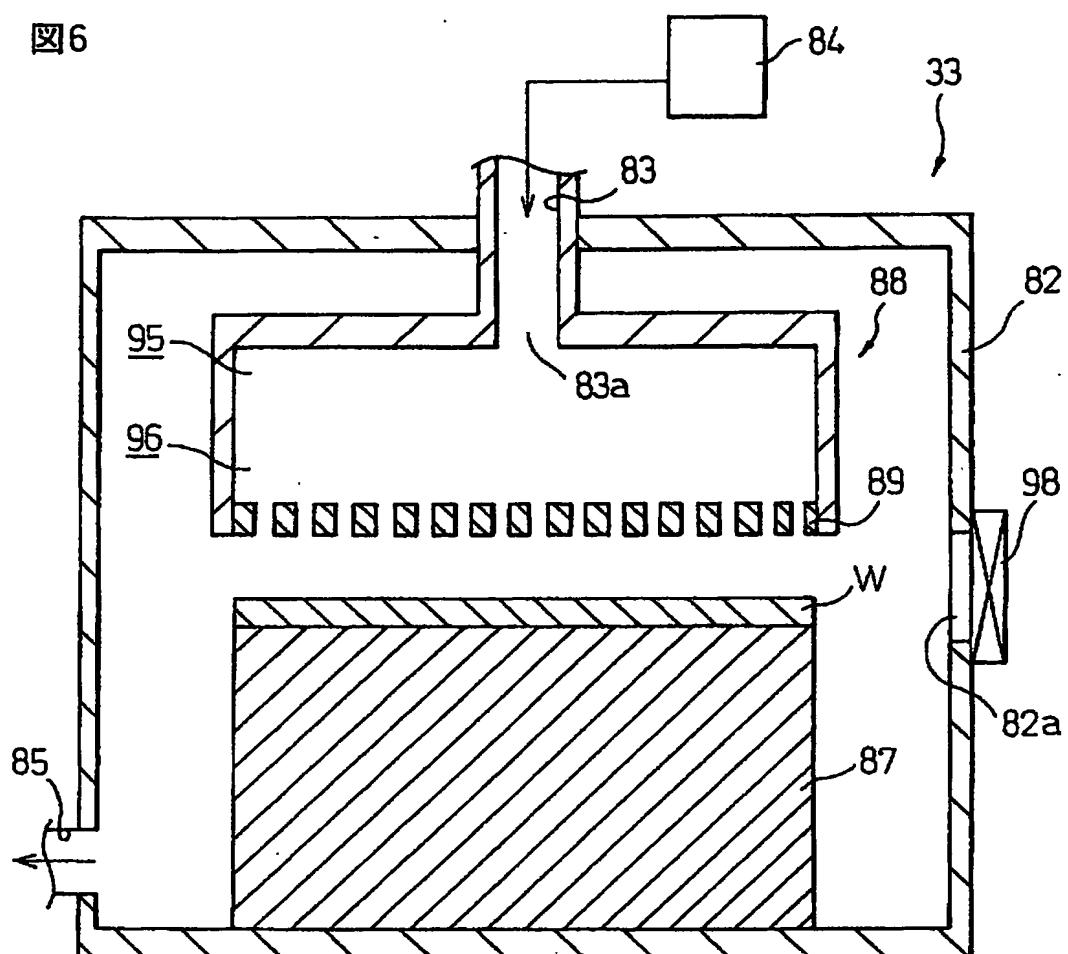
【図5】

図5



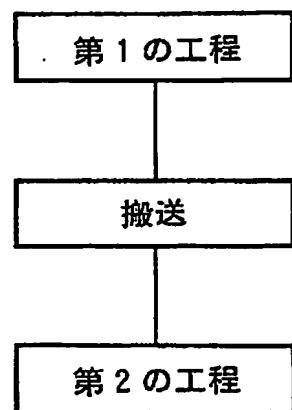
【図6】

四 6



【図7】

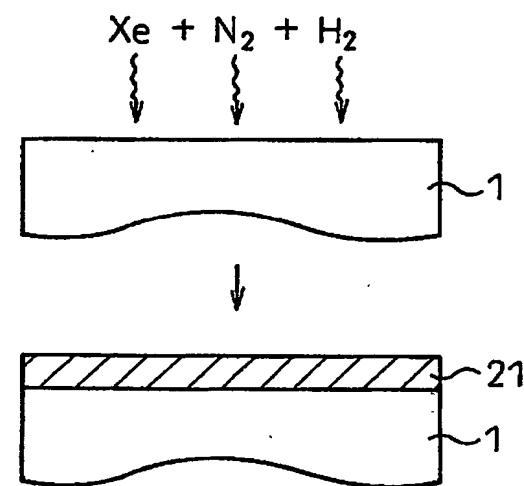
図 7



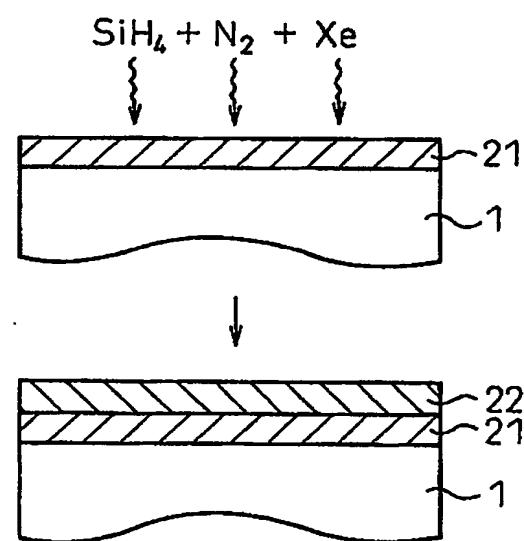
【図8】

図8

(a)

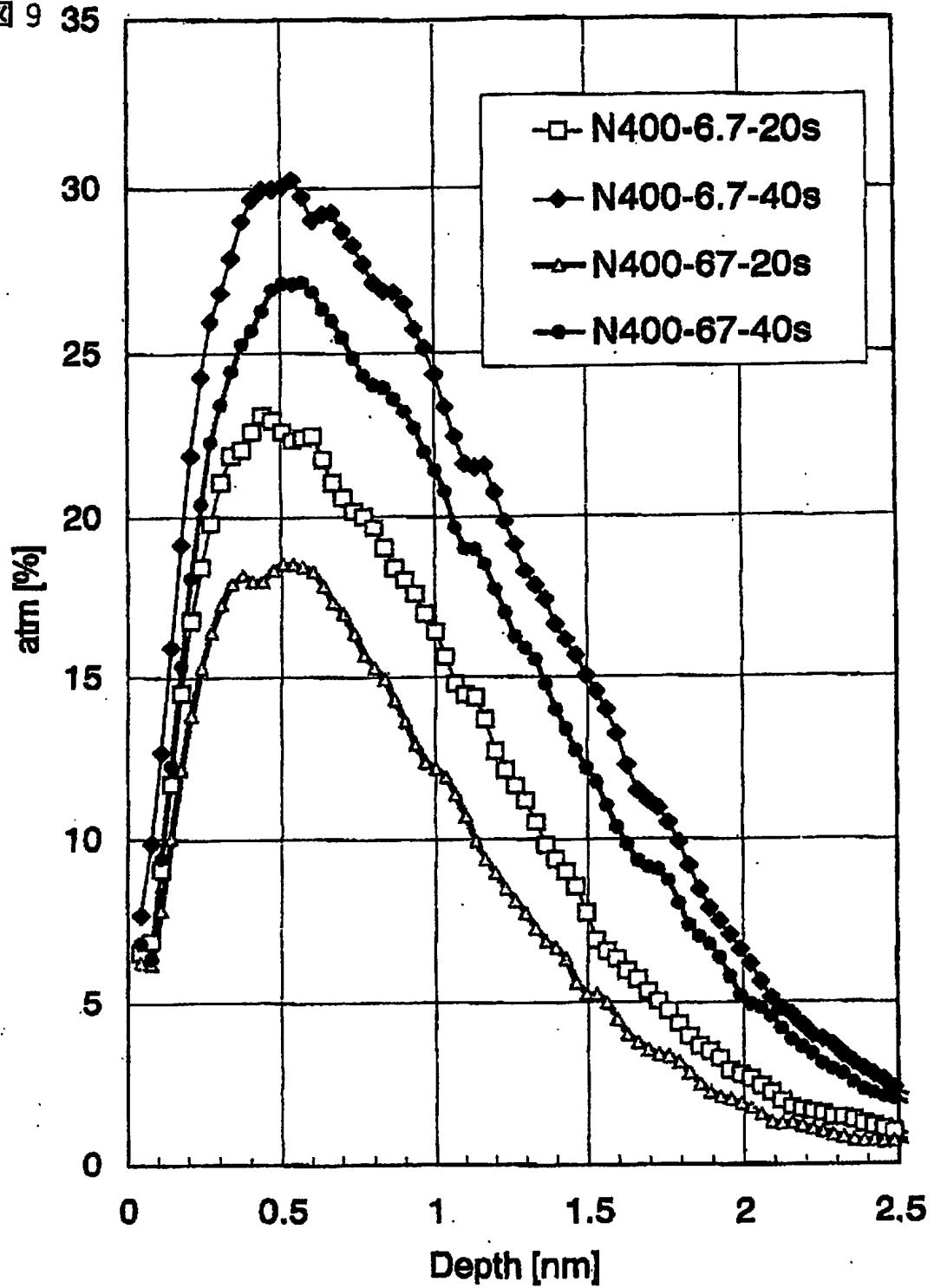


(b)

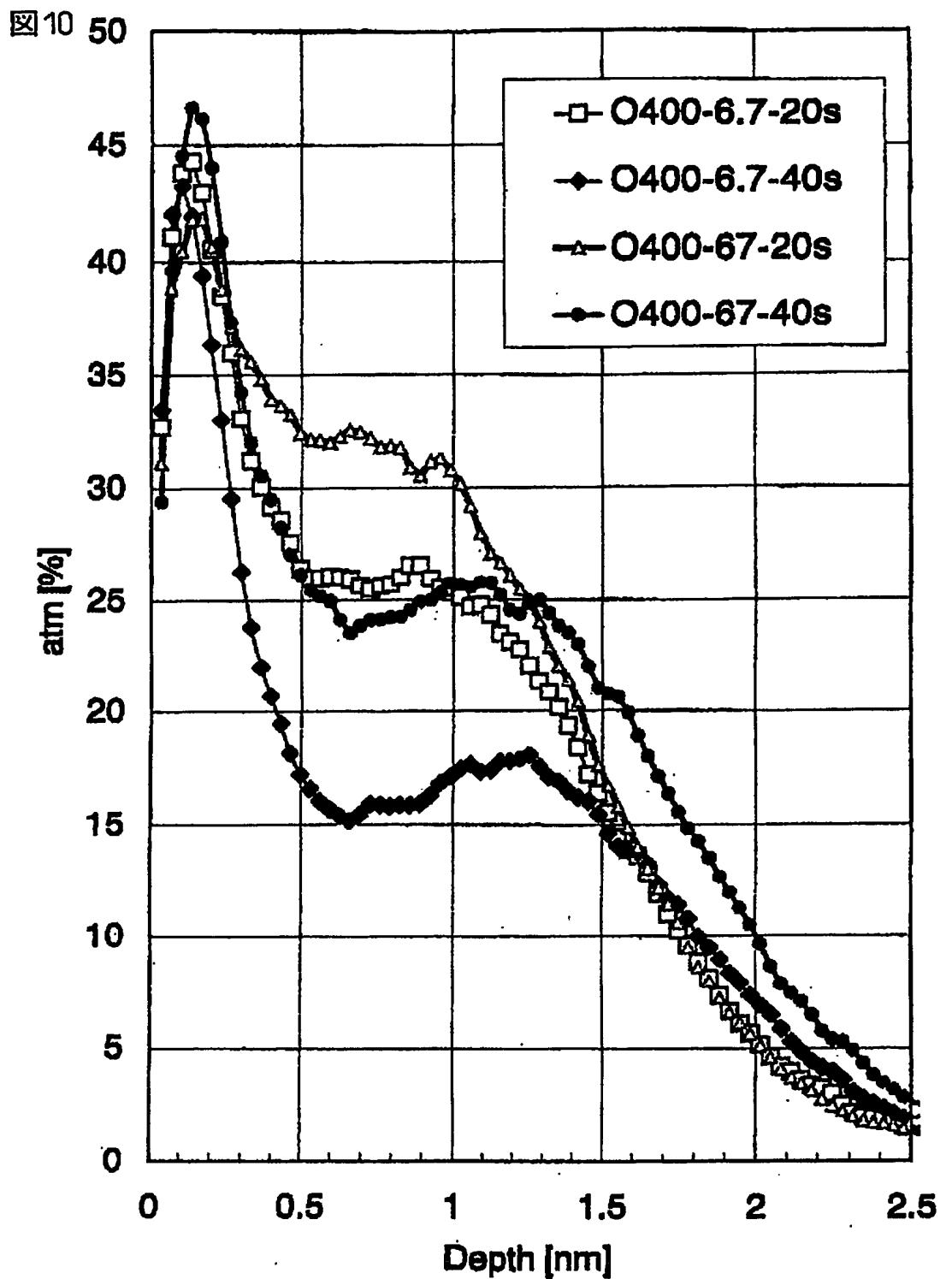


【図9】

図9 35

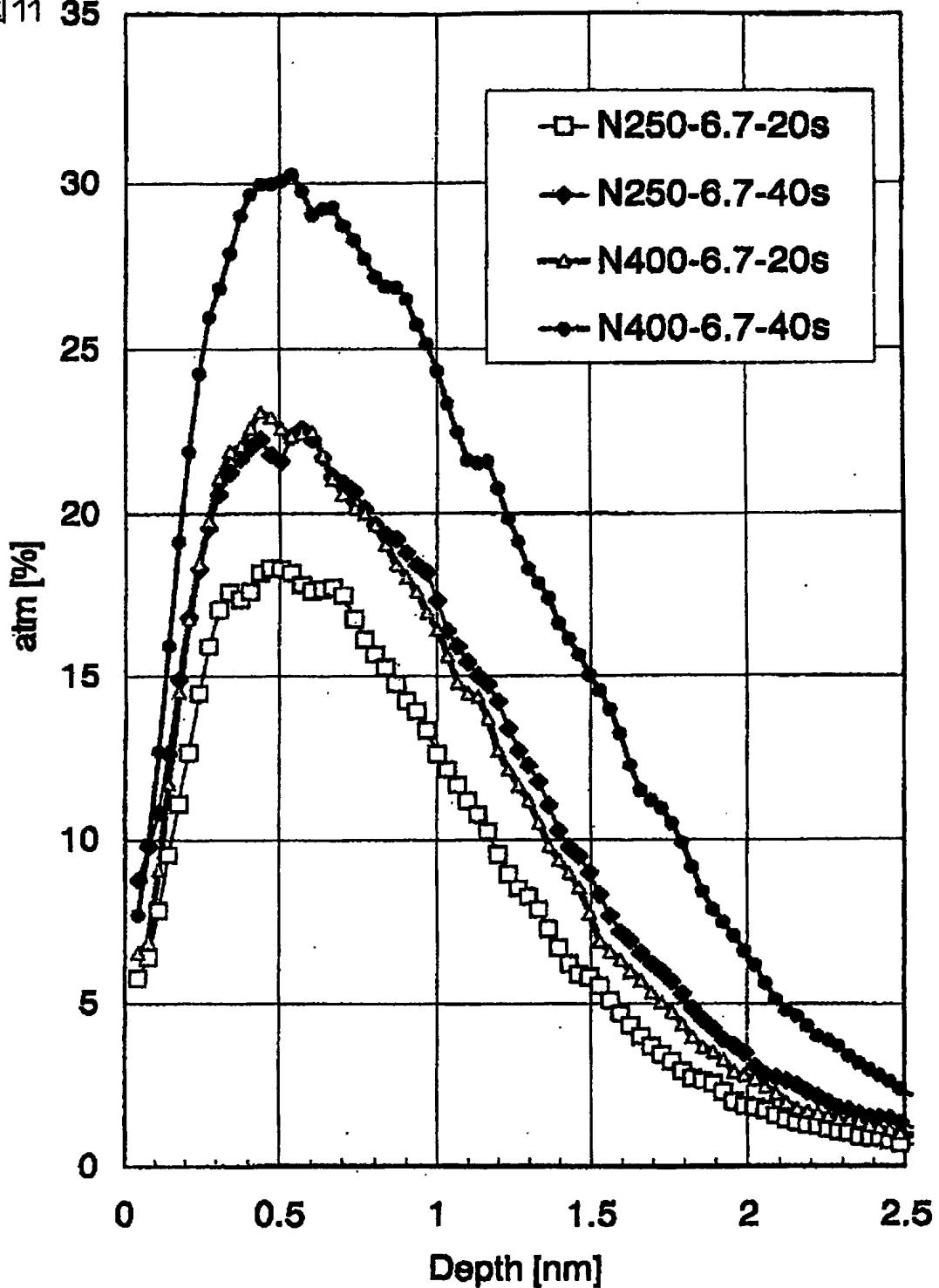


【図10】



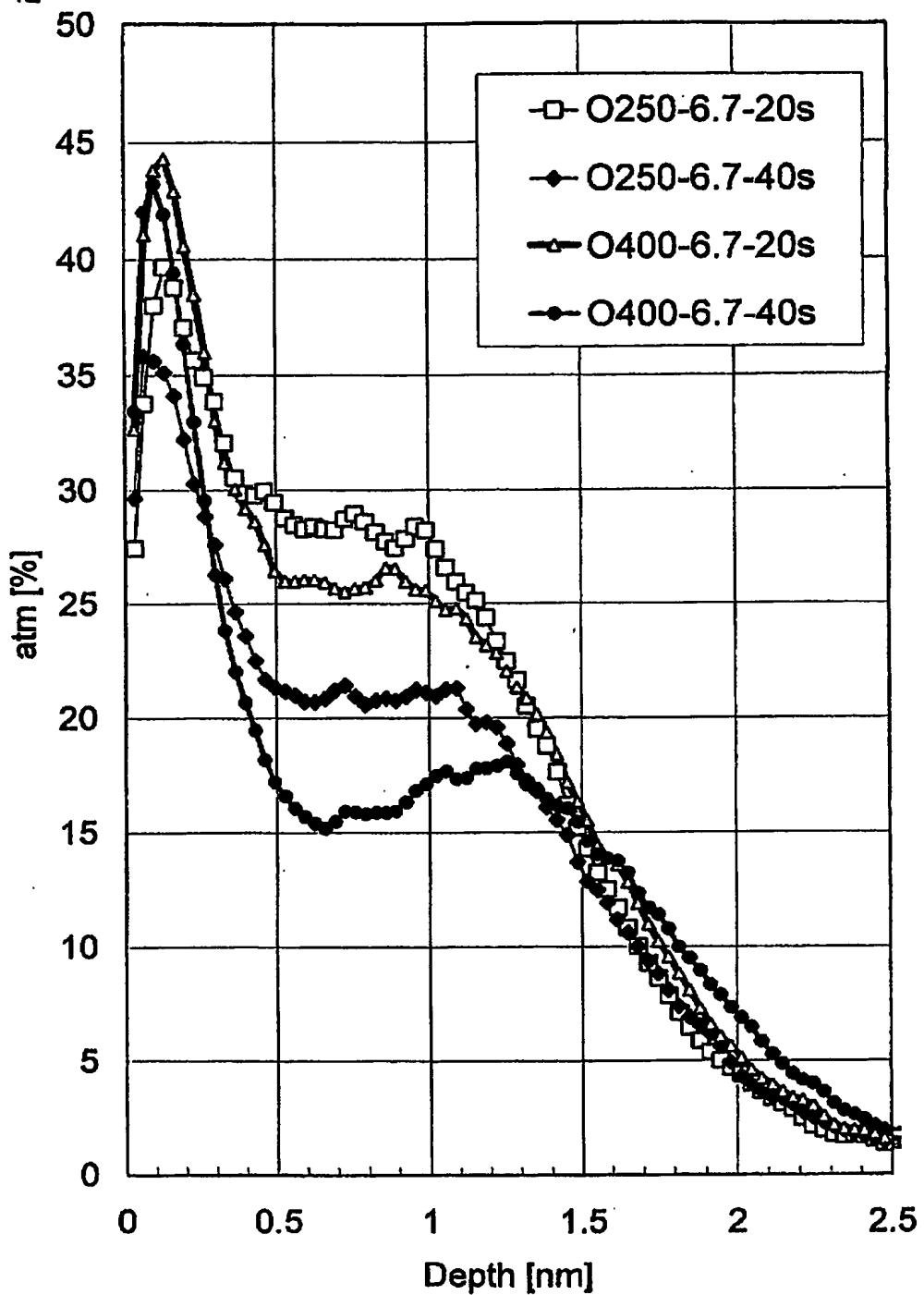
【図11】

図11 35



【図12】

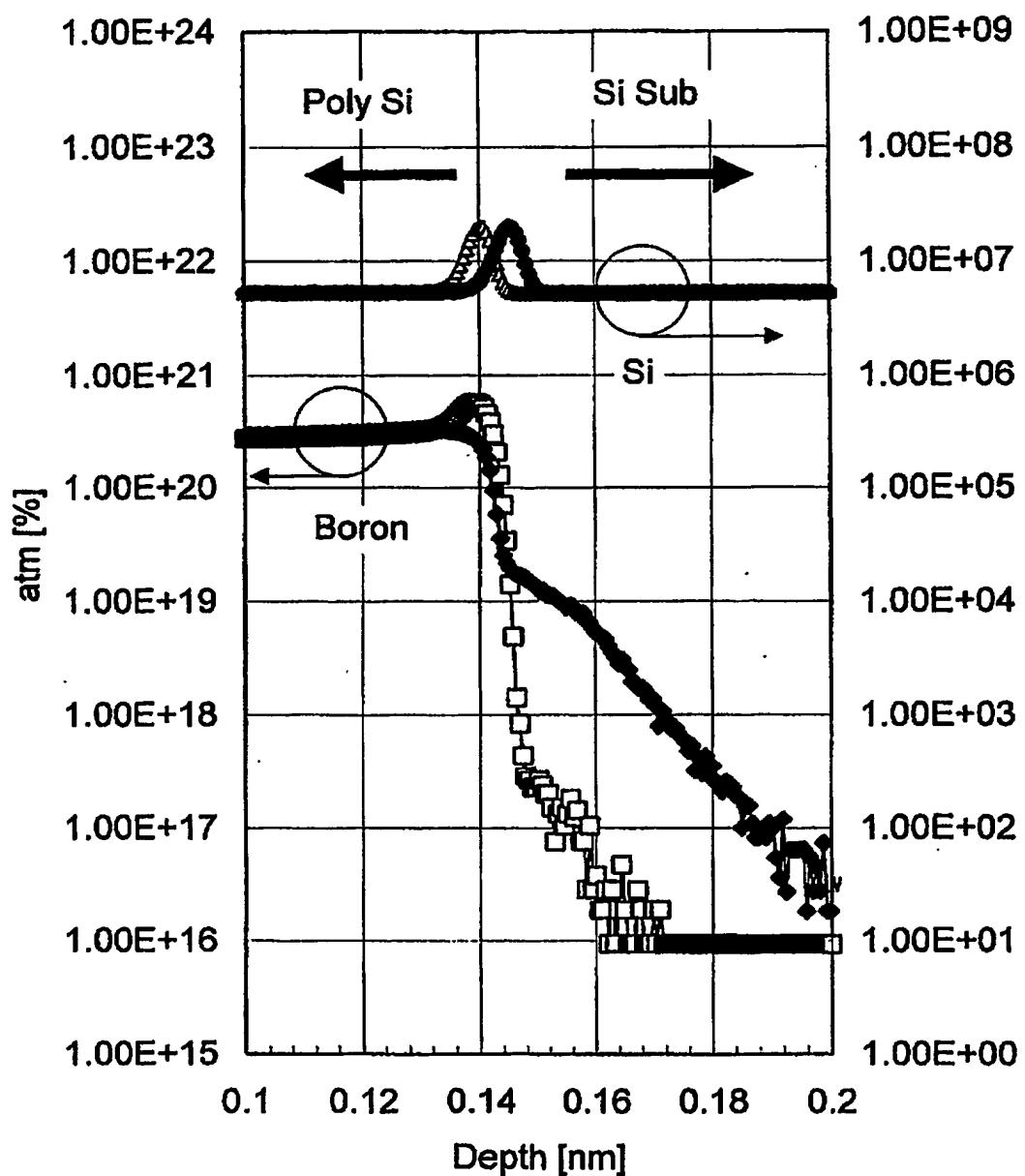
図12



【図13】

図13

- Boron@SPA Nitridation
- ◆- Boron@Without SPA Nitridation
- △- Si@SPA Nitridation
- Si@Without SPA Nitridation



【書類名】 要約書

【要約】

【課題】 優れた特性を有し、しかも基材との界面における界面準位を抑制した酸窒化膜を含む電子デバイス用材料およびその製造方法を提供する。

【解決手段】 電子デバイス用基材と、該基材上に配置されたシリコン酸窒化膜とを少なくとも含む電子デバイス用材料。このシリコン酸窒化膜は、該シリコン酸窒化膜の厚さ方向に、S I M S (二次イオン質量分析) 分析に基づく窒素含有量の分布を有する。

【選択図】 図9

出願人履歴情報

識別番号 [000219967]

1. 変更年月日 1994年 9月 5日

[変更理由] 住所変更

住 所 東京都港区赤坂5丁目3番6号

氏 名 東京エレクトロン株式会社